

BEST AVAILABLE COPY

Patent number: JP4184424
Publication date: 1992-07-01
Inventor: MORI KOJI
Applicant: RICOH KK
Classification:
- International: G02F1/136; H01L21/336; H01L27/12; H01L29/784
- European:
Application number: JP19900315143 19901120
Priority number(s): JP19900315143 19901120

[Report a data error here](#)

Abstract of JP4184424

PURPOSE: To form the high-quality display device on a low-cost substrate by having amorphous silicon thin-film transistors for an active matrix and polycrystalline silicon thin-film transistors for peripheral driving circuits on a heat resistant plastic film. CONSTITUTION: Gate electrode parts 2 of the active matrix part are formed on the polyimide film 1 and insulating films 3, 3' are formed. The active matrix has the function as the gate substrate film 3 and the peripheral driving part as the underlying protective film 3'. After the a-Si film 4 is formed, an oxide film 5 is selectively formed in the peripheral driving part alone and n<+> contact holes 6 are formed. The n<+> of this time functions as gate electrode parts 6' and after the gate electrodes 6' and gate oxide film 5 are etched only in the peripheral driving part, impurity diffusion and activation are executed by a laser or plasma. The high-quality display device is formed on the low-cost substrate in this way.

⑥日本国特許庁(JP) ⑦特許出願公開
⑧公開特許公報(A) 平4-184424

⑨Int.Cl.
G 02 F 1/136 500 9018-2K ⑩公開 平成4年(1992)7月1日
H 01 L 21/336 27/12 L 7514-4M
28/784 9056-4M H 01 L 29/78 311 A
9056-4M 311 Y
審査請求 未請求 請求項の数 2 (全4頁)

⑪発明の名称 表示装置とその製法

⑫特 願 平2-315143
⑬出 願 平2(1990)11月20日

⑭発明者 森 孝二 東京都大田区中馬込1丁目3番6号 株式会社リコー内
⑮出願人 株式会社リコー 東京都大田区中馬込1丁目3番6号
⑯代理人 弁理士 友松 英爾

明細書

1. 発明の名称

表示装置とその製法

2. 特許請求の範囲

1. 耐熱性プラスチックフィルム上に、アクティプマトリックス用アモルファシリコン薄膜トランジスタと周辺駆動回路用多結晶シリコン薄膜トランジスタとを有することを特徴とする表示装置。

2. 耐熱性プラスチックフィルム上に、アクティプマトリックス用のアモルファシリコン層と周辺駆動回路用アモルファシリコン層を形成し、該周辺駆動回路用アモルファシリコン層から多結晶シリコン薄膜トランジスタを形成するにあたり、其酸および活性化工程を光プロセスとすることを特徴とする請求項1記載の表示装置の製法。

3. 発明の詳細な説明

(技術分野)

本発明は、シリコン薄膜トランジスタを用

いた表示装置とその製法に関する。

(従来技術)

従来アモルファシリコン薄膜トランジスタ(s-Si-TFT)を用いたアクティプマトリックスは成膜温度が250°C前後という温度プロセスで、主に安価なガラス上に形成されていたが、モビリティが低い($0.1 \sim 1 \text{ cm}^2/\text{V}\cdot\text{sec}$)ため、周辺駆動回路への適用には、困難であった。一方、モビリティが高い多結晶シリコン薄膜トランジスタ(Poly-Si-TFT)($\sim 100 \text{ cm}^2/\text{V}\cdot\text{sec}$)の場合、プロセス温度が1000°Cと高いため、安価なガラスは使用不可能であり、低コスト化に難があった。

(目的)

本発明は、低コスト基板状に高品質ディスプレード装置を形成することを目的とする。

(構成)

本発明の1つは耐熱性プラスチックフィルム上に、アクティプマトリックス用アモルファシリコン薄膜トランジスタと周辺駆動回路用多

特開平4-184424 (2)

結晶シリコン薄膜トランジスタとを有することを特徴とする表示装置に関する。

本発明の他の1つは、耐熱性プラスチックフィルム上に、アクティブマトリックス用のアモルファスシリコン層と周辺駆動回路用アモルファスシリコン層を形成し、該周辺駆動回路用アモルファスシリコン層から多結晶シリコン薄膜トランジスタを形成するにあたり、該該あるいは活性化工程を光プロセスとすることを特徴とする請求項1記載の表示装置の製法に関する。

光プロセスとは、“波長100~400nmのレーザ光を用いて、薄膜（ここではa-Si膜）の最表面で吸収を行わせ、そのときの熱あるいは直接的光の反応によってドーピング、アニーリング結晶化etc.を行わせる工程”である。例えば、使用する波長208nmのエキシマレーザは、a-Si膜に対して吸収係数が $\alpha = 10^4 \text{ cm}^{-1}$ 程度と考えられる。a-Si膜からの吸収を α^t （tは深さ方向の距離）とすると $1/e$ になる深さは $10^{-5} \text{ cm} = 0.1 \mu\text{m}$ に相当する。このように光、すなわち

エキシマレーザを用いると非常に浅いところでのみ光の吸収がおきるため、その光による反応は下地にあまりとどかず“実効的に低温なプロセス”が可能となる。

本発明における耐熱性プラスチックフィルムは、光プロセスに耐えられる耐熱性を有するものであれば、いずれの耐熱性プラスチックスでも使用できる。もっとも代表的なものはポリイミドである。

本発明の製造プロセスを第4図の①~④に沿って説明する。①はアクティブマトリックス部の製造プロセスであり、②は周辺駆動回路部の製造プロセスである。

- ① ポリイミドフィルム1上に、マクティブマトリックス部のゲート電極2を形成する。
- ② 絶縁膜3、3'を形成する。ここでアクティブマトリックス部は、ゲート絶縁膜3、周辺駆動部は、下地保護膜3'としての機能をもつ。
- ③ a-Si膜4を形成後、周辺駆動部のみ酸化

膜5を選択的に形成する。

- ④ ポロコンタクト6を形成する。このときのa-Siは周辺駆動部では、ゲート電極部6'として機能する。
- ⑤ 周辺駆動部のみゲート電極6'、ゲート氧化膜5をエッティング後、レーザあるいはプラズマにより不純物拡散、活性化を行なう。このとき、レーザ光は、S1最表面で吸収され、下地のポリイミド膜へのダメージは④の工程で形成した絶縁膜3'がバッファーとなり、250°C以上には温度上昇がおこらない。
- ⑥ 周辺駆動部側のみ周辺絶縁膜7を形成する。このA-Si電極6を形成、加工してできあがる。このとき、アクティブマトリックス部側は、ポロコンタクトも同時にエッティングして完了する。
- 又、①の工程で、アクティブマトリックス部と駆動部の接続に関しては、ドレインドライバーとしては、このままA-Siの形成工程でつながる。ゲートドライバー側は、途中のゲート絶縁

膜にコンタクトホールを形成しておけば最終的にA-Siで接続されることになる。

その後、アクティブマトリックス部には直書き電極9を形成し、ついでアクティブマトリックス部と周辺駆動回路部に保護膜10を形成する（第2図、第3図参照）。

【実施例】

ポリイミドフィルム1は300°C以上のプロセス温度に耐えられる全芳香族系のフィルムを用いる。

次にC-Siを蒸着により1000Åつけ、CCS₂、+O₂のドライエッティングで所定加工し、ゲート電極2を形成する。その後、ゲート絶縁膜3、3'（周辺駆動部としては保護層の役目）として、1000ÅのSiNxをECRにより形成する。条件は、SiH₄/N₂=12/20SCCM、3.2×10⁻⁶torr、マイクロ波パワー300Wで形成した。その後、a-Si膜4、4'をPCVD法により形成する。SiH₄100%、10SCCM、0.1torr、基板温度250°Cとした。周辺駆動部になるa-Si

部をXeC & 200mJ/cmで10~50shotあてて結晶化させPoly-Siとした。結晶化部はレーザによる直撃により200~500nm幅にスキャンした。次に、周辺駆動部のTFT^aにECRプラズマによるO_xプリプラズマ(条件: O_x10SCCM、30分)後、SiO_xをdepositionした。条件は SiH₄/O_x=40/40 SCCM, 6.4×10⁻⁶ torr, マイクロ波パワー300Wであった。これにより膜厚1000Åのゲート氧化膜5を形成した。 η^* コンタクト6は、100ppm PH₃(SiH₄ベース)で10SCCM, 0.1torrで1000Å形成した。さらに η^* コンタクト6及びSiO_xよりなるゲート氧化膜5(by ECR)はSF₆/CCl₄=27/3 SCCMで η^* コンタクト6をエッティング後、ウエットエッティング液HF:H₂O=1:6, 15sec後後して、所定の加工を行なった。

さらに①の工程では、PH₃(1%, Arベース)ガス雰囲気、10torrでXeC & (300nm) 100mJ/cmで10shot照射して、ソース・ドレインへの不純物挿入を行なった。さらに④では同じ

くECRによりSiO_x膜7(条件は先程と同じ)を5000Å形成した。この場合のコンタクトホールの加工は、HF:H₂O=1:6で同様に行なった。最後にA₂Sでマグネットロンスパッタにより1μm depositionしてH₂P₂O₅系40°Cでエッティング加工して電極8を形成する。

なお、他の実施基準として、周辺駆動部でのTFTは、第4回の①と②の間でレーザーによる膜成長を行なっても良い。さらにマクティップマトリックス部と同じ逆スタガード構成で③の工程で、レーザーにより周辺駆動部のみ選択的に膜成長をしてもかまわない。さらに周辺駆動部はCMOS膜層を前提にしているので、第4回の例では、④でPH₃雰囲気であったが、Pohトランジスタの場合には、B₂H₆にならることは当然である。さらにこの④ではプラズマCVD等で100Å程度 η^* 、あるいはP⁺の露層を堆積後、一括レーザーアニールという方法も有効である。

【結果】

本発明はPoly-Si-TFTのプロセス複数を簡略化することにより、安価な基板、それもプラスチックフィルム(ポリイミドフィルム)上に形成したものであり、その結果、社コストでフレキシブルな基板に高品質な表示装置の実現が可能になった。

4. 図面の簡単な説明

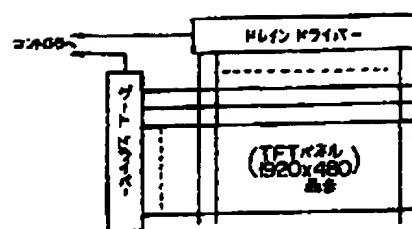
第1図はTFT駆動部品パネルのブロック図である。第2図は、第1図中のTFTパネル部であるアクティプマトリックス部TFTの断面図であり、第3図は、周辺駆動部端にあたるドレインドライバー、ゲートドライバーを形成するTFTシートレジスタの断面図であり、第4図は、本発明の表示装置の製造プロセスを説明するものである。

- 1...ポリイミドフィルム
- 2...ゲート電極部
- 3...絶縁膜(ゲート絶縁膜)
- 3'...絶縁膜(下地保護膜)

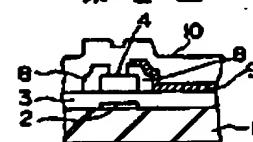
4...a-Si膜	5...ゲート氧化膜
6... η^* コンタクト	6'...ゲート電極部
7...精査絶縁膜	8...A ₂ S電極
9...耐熱電極	

特許出願人 株式会社 リコ一
代理人弁理士 立谷英男

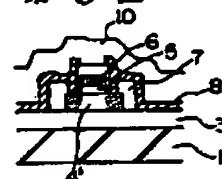
第一図



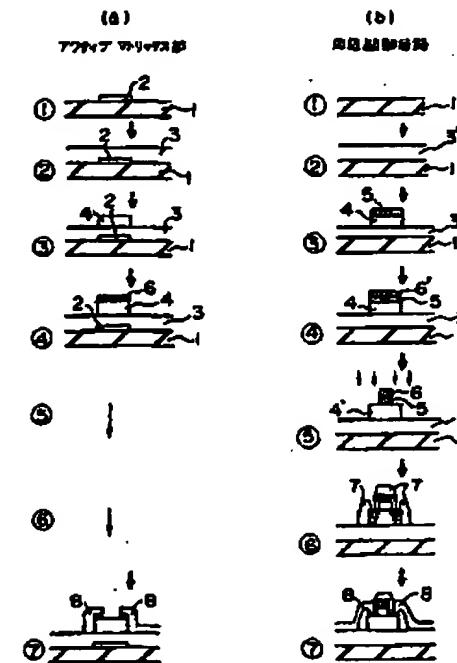
第二図



第三図



第四図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.